

Iwase et al

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-201855

(43)公開日 平成7年(1995)8月4日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/3205				
27/08	3 3 1 B	9170-4M		
			H 0 1 L 21/ 88	S

審査請求 未請求 請求項の数3 O L (全 4 頁)

(21)出願番号 特願平5-336434

(22)出願日 平成5年(1993)12月28日

(71)出願人 000005223  
富士通株式会社  
神奈川県川崎市中原区上小田中1015番地

(71)出願人 000237617  
富士通ヴィエルエスアイ株式会社  
愛知県春日井市高蔵寺町2丁目1844番2

(72)発明者 岩瀬 章弘  
愛知県春日井市高蔵寺町二丁目1844番2  
富士通ヴィエルエスアイ株式会社内

(72)発明者 伊藤 栄作  
愛知県春日井市高蔵寺町二丁目1844番2  
富士通ヴィエルエスアイ株式会社内

(74)代理人 弁理士 井桁 貞一

最終頁に続く

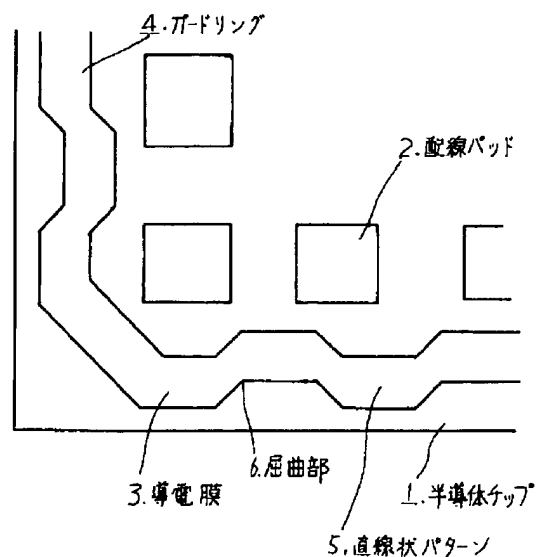
(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 本発明は、半導体チップの周縁と配線パッドの間の領域に、例えば耐湿性向上のために使用されるガードリング等の細長い導体膜を有する半導体装置に関し、半導体チップのモールド封止の際に、ガードリングにクラックを生ずる外部応力を低減して、クラックによる特性不良を改善し、耐湿性の向上を行う。

【構成】 半導体チップ1の周縁と配線パッド2間の領域に設けられた導体膜3からなるガードリング4が、蛇行状に屈曲、或いは湾曲したパターンからなる。

本発明の原理説明図



## 【特許請求の範囲】

【請求項1】 半導体チップ(1)の周縁と配線パッド(2)間の領域に設けられた導電膜(3)からなるガードリング(4)が、蛇行状に屈曲、或いは湾曲したパターンからなることを特徴とする半導体装置。

【請求項2】 前記ガードリング(4)が複数層の導電膜(3)からなり、該導電膜(3)は層間絶縁膜(7)のスルーホール(8)を介して互いに接続されてなることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記複数層の導電膜(3)は少なくとも上層の導電膜(3a)が下層の導電膜(3b)に覆い被さるように積層してなることを特徴とする請求項1または2記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は半導体基板の周辺部に細長い導体膜を有する半導体装置に関し、例えば耐湿性向上のために使用されるガードリングの形成技術に関する。

## 【0002】

【従来の技術】図3は従来例の説明図である。図において、1は半導体チップ、2は配線パッド、3は導電膜、4はガードリング、9は四隅部、10はスリットである。

【0003】従来、半導体チップ1をモールド樹脂で封止した場合、図3(a)に示したような半導体チップ1の周縁と配線パッド2間の領域に設けられた導電膜3からなる直線状のガードリング4のパターンでは、モールド樹脂による強い応力が特に半導体チップ1周縁の四隅部9に大きく加わり、半導体チップ1の周縁に設けられたガードリング4の上、及び周辺でガードリング4の導電膜3を覆った図示しないパッシベーション膜にクラックが生ずることが知られている。

【0004】そこで、特開平2-77132号公報では、図3(b)に示すように、ガードリング4に延在するリング方向に平行なスリット10を設けて、上記の欠点の改良を行っている。

## 【0005】

【発明が解決しようとする課題】ところが、半導体装置の微細化にともない、ガードリングの幅も非常に細くなり、スリットを入れることにより配線幅はより細くなって、目的とは逆にパッシベーション膜のクラックによるガードリングの断線を招くようになってきた。

【0006】本発明は、以上のような点を鑑み、モールド樹脂成形時のガードリング上のパッシベーション膜の、外部応力によるクラック等に起因する特性不良の改善や、耐湿性の向上を達成することができる半導体装置を提供することを目的とする。

## 【0007】

【課題を解決するための手段】図1は本発明の原理説明図である。図において、1は半導体チップ、2は配線パ

ッド、3は導電膜、4はガードリング、5は直線状パターン、6は屈曲部である。

【0008】上記問題点を解決するために、チップの周縁に設けたガードリング4の直線部分を少なくするために直線状パターン5をより短くして、複数の屈曲部6を設けると良い。

【0009】即ち、本発明の目的は、図1に示すように、半導体チップ1の周縁と配線パッド2間の領域に設けられた導電膜3からなるガードリング4が、蛇行状に屈曲、或いは湾曲したパターンからなることにより、また、後述の実施例と図2で説明するように、前記ガードリング4が複数層の導電膜3からなり、上層と下層の導電膜3は層間絶縁膜7のスルーホール8を介して互いに接続されてなることにより、更に、前記複数層の導電膜3は少なくとも上層の導電膜3aが、下層の導電膜3bに覆い被さるように積層してなることにより達成される。

## 【0010】

【作用】本発明の手段によれば、上記ガードリングの導電膜の直線状パターンを短くし、複数の屈曲部を設けているので、外部応力を短い直線状パターンの部分に分割し、大きな応力を分散させるとともに、複数の屈曲部を設け、そのバネの原理を利用して、応力を吸収し、クラックの発生を緩和する。

## 【0011】

【実施例】図2は本発明の一実施例の模式断面図である。図において、1は半導体チップ、2は配線パッド、3は導電膜、3aは上層の導電膜、3bは下層の導電膜、4はガードリング、5は直線状パターン、6は屈曲部、7は層間絶縁膜、8はスルーホール、9は四隅部、11はSi基板である。

【0012】図2を用いて、本発明の一実施例について説明する。図2(a)に示すように、ガードリング4にポリSi膜からなる上層の導電膜3a、Al膜からなる下層の導電膜3bを使用し、50 $\mu$ m程度の間隔でSiO<sub>2</sub>膜からなる層間絶縁膜7にスルーホール(導通窓)8を設けて上層の導電膜3aと下層の導電膜3bとを接続させている。

【0013】ガードリング4の直線状パターン5は出来るだけ短くし、多くの屈曲部6を持たせる。屈曲部6の内角は135°としているが、この屈曲部6は多角形化し、円周に近い形がより効果的である。

【0014】図2(b)は図2(a)のA-A'間の断面図である。二層目の上層の導体膜3aは一層目の下層の導体膜3bより外側に覆い被せてある。このような構造において、例えば、大きな応力がチップの四隅部9から加わったとしても、ガードリング4のパターンは短い直線状パターン5に分散され、且つ、a-a'系列、及び、c-c'の系列はバネの作用をして、下層の導電膜3bを被覆する図示しないパッシベーション膜のクラックや、それによるガードリング4の断線を防止出来る。

## 【0015】

【発明の効果】本発明によれば、スリットの形成が困難な細いガードリングであっても、短い直線部と複数の屈曲部を形成することにより、パッシベーション膜に加わる応力を緩和でき、ガードリングの断線率を低下させ、半導体装置の外部応力による特性不良の改善、耐湿性の向上を達成でき、半導体装置の信頼性の向上に著しく寄与する。

【図面の簡単な説明】

【図1】 本発明の原理説明図

【図2】 本発明の一実施例の説明図

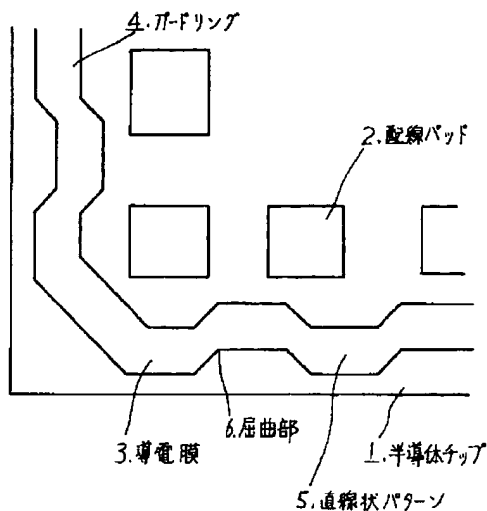
【図3】 従来例の説明図

【符号の説明】

- 1 半導体チップ
- 2 配線パッド
- 3 導電膜
- 3a 上層の導電膜
- 3b 下層の導電膜
- 4 ガードリング
- 5 直線状パターン
- 6 屈曲部
- 7 層間絶縁膜
- 10 8 スルーホール
- 11 Si基板

【図1】

本発明の原理説明図

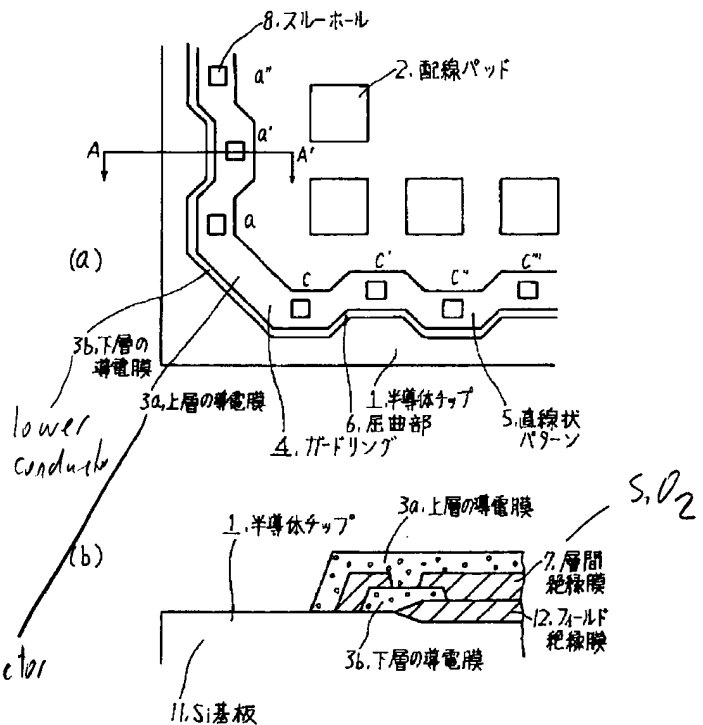


upper conductor

lower conductor

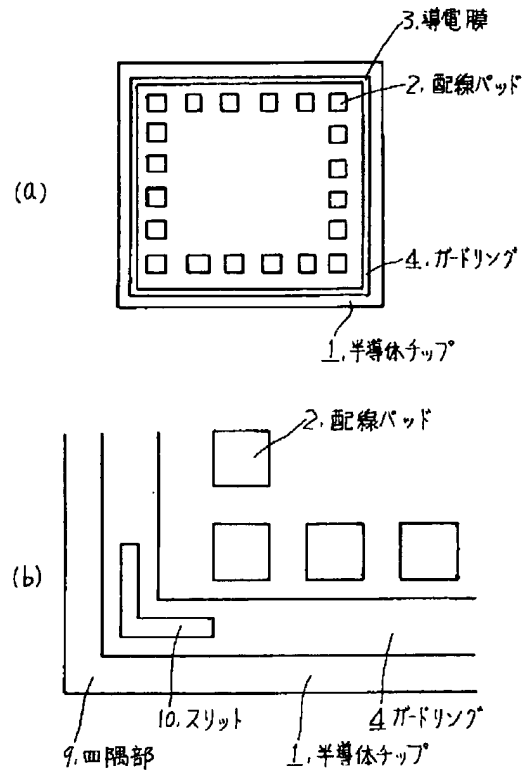
【図2】

本発明の一実施例の説明図



【図3】

従来例の説明図



フロントページの続き

(72)発明者 永井 真二

愛知県春日井市高蔵寺町二丁目1844番2

富士通ヴィエルエスアイ株式会社内

DOCUMENT-IDENTIFIER: JP 07201855 A  
TITLE: SEMICONDUCTOR DEVICE

FPAR:

PURPOSE: To improve moisture proofness by reducing an external stress to generate a crack in a guard ring at the time of sealing a semiconductor chip by molding to improve the defect of characteristics due to the crack in a semiconductor device which has a elongated conductor film such as a guard ring used for improving, for instance, moisture proofness, in the region between the peripheral edge of a semiconductor chip and a wiring pad.

FPAR:

CONSTITUTION: A guard ring 4 composed of a conductor film 3 provided in the region between the peripheral edge of a semiconductor chip 1 and a wiring pad 2 is constituted of a pattern which is bent in a zigzag form or curved.